

Haswell ULT, processori per ultrabook

- Ultima modifica: Martedì, 13 Novembre 2012 17:26

Pubblicato: Martedì, 13 Novembre 2012 17:26

Scritto da Laura Benedetti



Intel Haswell sarà lanciato sul mercato nel secondo trimestre 2013, ma intanto possiamo scoprire alcuni dettagli sui processori "Haswell ULT" per Ultrabook.

Dopo le [ultime notizie sulla disponibilità](#) di Intel Haswell fissata nel secondo trimestre 2013, i [colleghi cinesi di Expreview](#) ci forniscono ulteriori dettagli sui questi processori, ed in particolar modo sulle versioni per ultrabook. Con il nome in codice di **Haswell ULT**, i futuri processori Intel per ultrabook e tablet convertibili saranno più simili a dei chip all-in-one, o meglio a dei SoC (System on Chip), così come i più recenti modelli Intel Atom e ARM.

24 MHz Processor Internal Base Clock (BCLK)

24 MHz BCLK on Haswell ULT processor

- Haswell ULT processor supports a new 24 MHz BCLK to reduce the power consumption in idle states.
- In deep Package C states, the 100 MHz clock is turned off.
- When the package exits from C-state, there is a need to calibrate the 100 MHz clock based on 24 MHz sampling and a conversion factor.
- Software can choose to configure a predetermined conversion factor instead of the microcode conversion factor.

MSR_COUNTER_24_MHz (R/O) - MSR (637h)

- This register is the alternate 24 MHz TSC count value for Haswell ULT processors

Oltre alla CPU reale e al northbridge (che comprende GPU, controller di memoria e PCI Express), Haswell ULT accoglierà ciò che finora è stato affidato al southbridge in un chipset indipendente (con PCI Express supplementari, Seria ATA, USB, etc). Di per sè, questo chip supporta tutte le funzioni "vitali" di un computer, ma semplificare il numero di chip, consente di fare economia di scala, ridurre i costi di produzione ed esaltare la potenza della macchina, con un minor consumo energetico.

Haswell ULT, processori per ultrabook

- Ultima modifica: Martedì, 13 Novembre 2012 17:26

Pubblicato: Martedì, 13 Novembre 2012 17:26

Scritto da Laura Benedetti

Haswell-ULT C-State

	Haswell	Haswell-ULT
CPUID	000306C _x h	0004065 _x h
C-States supported	C0, C1, C1E, C2E, C3, C4, C6, and C7	C0, C1, C1E, C2E, C3, C4, C6, C7, C8, C9, and C10

Updated MSR for Haswell-ULT

- MSR E2h - Establishes package C State limits for C8/C9/C10
- MSR E4h - Power Management I/O base address for I/O trapping to C-states.

New MSRs for Haswell-ULT

- MSRs 630h, 631h, and 632h - Sets package C8, C9, and C10 residency
- MSRs 633h, 634h, and 635h - Sets C state latency control
- MSR 636h (VR_MISC_CONFIG2) - VR configurations:
 - Minimum C8 Voltage - configures the CPU minimum voltage in C8
 - Fast Ramp Voltage - the maximum voltage that the processor can ramp to in fast rate

INTEL CONFIDENTIAL



Con Haswell, Intel ha pensato a nuovi stati di sospensione, con i quali prevede ulteriori miglioramenti nella riduzione del consumo energetico. Come se non bastasse, Intel Haswell ULT supporterà una **frequenza di base di 24 MHz**, che si farà carico della (frequenza) BCLK standard di 100MHz in standby. Come suggerisce il nome, **BCLK** è la Base Clock di una CPU, cioè è la frequenza base da cui - tramite diversi moltiplicatori - dipendono tutti i componenti del sistema. Il coefficiente moltiplicatore parte da un minimo di 8, per una frequenza minima di 800MHz. Quindi, abbassando la frequenza di base, si abbassa la frequenza minima, che passa a 192MHz, riducendo anche il consumo.

Il processore del futuro darà vita a un nuovo **Stato C**, per un "riposo" ancora più profondo. Con gli Stati da **C8 a C10**, i componenti aggiuntivi del processore sono spenti, tra cui BCLK a 100MHz prima menzionata. Il processore impiegherà più tempo a riattivarsi, ma consumerà meno energia in modalità di standby.

Haswell ULT, processori per ultrabook

- Ultima modifica: Martedì, 13 Novembre 2012 17:26

Pubblicato: Martedì, 13 Novembre 2012 17:26

Scritto da Laura Benedetti

Deeper C State Details

	C7	C8	C9/10
IA Cores	All Off, state saved	All Off, state saved	All Off, state saved
GT	All Off, state saved		
LLC / Ring	If LLC Valid <ul style="list-style-type: none"> • Retention V • PLL Off If LLC Flushed <ul style="list-style-type: none"> • 0V • PLL Off 	Requires LLC Flushed <ul style="list-style-type: none"> • 0V • PLL Off 	
* Flushing based on core C7 or deeper request (may be full or partial flush)			
DMI/PEG (VccSAP & VccIOP rails)	May be power gated.		
Memory	No CHANGE Memory stays in self-refresh state, no change to PLL and DDR voltage.		
DMI/OPI	DMI/OPI = L1 state and PLL = OFF		
System Agent	<ul style="list-style-type: none"> •SA Power Gated •Min Active Voltage •All PLLs Off 		<ul style="list-style-type: none"> •0V •All PLLs Off
VccSFR	OFF		
VccIO/VccIOa	On	Off	
External VR	BIOS programmable, Can go down by 200mV (1.8->1.6V) max, also PSx state. Based on LTR	BIOS programmable, Can go down by 600mV (1.8->1.2V) max, also PSx state. Based on LTR	C9/C10: Goes to 0V C10: Disable VR/PS4